

## Institut Forschung

[Zielsetzung](#)[Publikationen](#)[Projekte](#)[Projektserver](#)[Kooperationen](#)[Konferenzen](#)[Workshops](#)

## Lehre

[Mitarbeiter](#)[Presse und Jobs](#)[Intranet](#)[Sitemap](#)[Fakultät IEF](#)[Institute der Elektrotechnik](#)[Projekte](#)[Startseite](#) » [Forschung](#) » [Projekte](#) » [Archiv](#) » [Entwurf und Performanceanalyse harter Echtzeitsysteme](#)

## Titel

### Entwurf und Performanceanalyse harter Echtzeitsysteme

#### Kurzbeschreibung

Design, Analyse und Realisierung harter Echtzeitsysteme unter Verwendung von Betriebssystemen. Konzentration auf deterministisches Design unter Anwendung der Schedulinganalyse.

Einsatz von sowohl Echtzeitbetriebssysteme (z.B. LynxOS) und Desktopbetriebssysteme (Windows-NT).

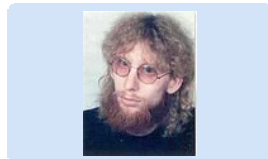
Überbrücken der existierenden Lücke zwischen Theorie der Schedulinganalyse und praktischer Einsetzbarkeit.

Weiterentwicklung von Analysemethoden. Einsatz deterministischer Synchronisationsprotokollen in Echtzeitbetriebssystemen.

Unterscheidung zwischen Leistungsanalyse und Leistungsmessung. Die Leistungsanalyse bezieht sich auf Schedulinganalyse und Leistungsmessung auf Performancemessungen in Echtzeitbetriebssystemen unter dem Blickwinkel des Einhaltens harter Endtermine (Zeitschranken, Deadlines).

Zur Leistungsmessung kommen feinkörnige und applikationsorientierte Meßmethoden (Hartstone-Benchmark) zum Einsatz. Die Daten werden für verschiedene Betriebssysteme, Programmierschnittstellen und Prozessoren gesammelt und in einer Datenbank abgelegt. Auf der Basis der realen Meßdaten wird eine Schedulinganalyse durchgeführt, um den Echtzeitnachweis zu erbringen.

## Bearbeiter



Dr.-Ing. Jens Hildebrandt



Dr.-Ing. Frank Golatowski

E-Mail

Tel.: +49 381 498 7274

Raum: W1323

## Veröffentlichungen

- F. Golatowski, J. Hildebrandt, D. Timmermann, "Rapid Prototyping with Reconfigurable Hardware for Embedded Hard Real-Time Systems", 19th IEEE Real-Time Systems Symposium 98, WIP -Session, Madrid, Spain, 2-4.12.1998
- J. Hildebrandt, F. Golatowski, D. Timmermann "Scheduling Coprocessor for Enhanced Least-Laxity-First Scheduling in Hard Real-Time Systems", accepted contribution, 11th Euromicro Conference on Real-Time Systems, York, England, 9.-11.6.1999
- F. Golatowski, D. Timmermann, "Using Hartstone Uniprocessor Benchmark in a Real-Time Systems Course", Third IEEE Real-Time Systems Education Workshop, Poznan, Poland, Nov. 1998
- F. Golatowski, M. Schlegel, D. Timmermann, "Rapid Prototyping eingebetteter Systeme mit harten Echtzeitbedingungen", 9. Symposium Maritime Elektronik, Tagungsband S. 141-144, Rostock, April 1998
- F. Golatowski, S. Dolling, D. Timmermann, "EVASCAN: Methodik zur Evaluierung, Analyse und zum Test von Echtzeitsystemen und Echtzeit-Betriebssystemen", 14. ITG/GI-Fachtagung Architektur von Rechensystemen, ARCS97, Rostock, Sept. 1997

## Links

- [EVASCAN](#) mit integriertem Schedulinganalyser
- [SCHEDULING-COPROZESSOR](#)
- [HARTSTONE-BENCHMARK](#)



## Kontakt

Fakultät für Informatik und  
Elektrotechnik  
Institut für Angewandte  
Mikroelektronik und Datentechnik  
Haus 1, Raum 1207 (Sekretariat)  
Richard Wagner Str. 31  
18 119 Rostock-Warnemünde

Telefon: +49 381 498 72 51

Fax: +49 381 498-118 72 51

## Schnelleinstieg

[Publikationen](#)[Anfahrt](#)[Kontakt](#)[Laborpraktikum](#)[Lehrangebot](#)[Highlights](#)[Projekte](#)