



Institut

Forschung

| |
|---------------|
| Zielsetzung |
| Publikationen |
| Projekte |
| Projektserver |
| Kooperationen |
| Konferenzen |
| Workshops |

Lehre

Mitarbeiter

Presse und Jobs

Intranet

Sitemap

Fakultät IEF

Institute der Elektrotechnik

Projekte

Startseite » Forschung » Workshops » MBMV2013

MBMV2013

16. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen Rostock, 12.-14. März 2013

(MBMV 2013) wird vom **Institut MD** der **Universität Rostock** ausgerichtet. Die Tagung findet im Hotel Am Alten Strom in Warnemünde statt.

Themen

Der Workshop hat es sich zum Ziel gesetzt, neueste Trends, Ergebnisse und aktuelle Probleme auf dem Gebiet der Methoden zur Modellierung und Verifikation sowie der Beschreibungssprachen digitaler, analoger und Mixed-Signal-Schaltungen zu diskutieren. Er soll somit ein Forum zum Ideenaustausch sein.

Beiträge aus der industriellen Praxis und von Forschungseinrichtungen, sowohl praxisbezogene Ergebnisse als auch theoretische Grundlagen, sind willkommen. Diese sollten aus den folgenden Themengebieten kommen:

- formale und semi-formale Spezifikation und Modellierung
- Standards und Erweiterungen von Hardware-Beschreibungssprachen
- Entwurfsmethodik
- Entwurfswiederverwendung (Reuse, IP)
- Syntheseverfahren (Behavioral, RTL)
- Codesign (analog/digital, Hardware/Software)
- formale Synthese
- formale Verifikation (Äquivalenz- und Eigenschaftsbeweise)
- Schaltungen und Systeme in sicherheitsrelevanten Produkten (Zertifizierung)
- Verifikation nichtfunktionaler Eigenschaften
- simulationsbasierte Verifikation



Warnemünde

Programm

Der Workshop findet im Saal Schoner des Hotels Am Alten Strom statt. Der Tagungsempfang befindet sich im Foyer des Gebäudes, direkt vor dem Saal, und ist am Dienstag ab 12 Uhr besetzt. Das aktuelle Programm als PDF-Datei finden Sie hier: [Programm](#).

[Dienstag](#) [Mittwoch](#) [Donnerstag](#) [Programmkomitee](#) [Workshop-Historie](#)

Dienstag, 12.03.2013

12:00 - 13:00 Anmeldung zum Workshop, Mittagsimbiss

13:00 - 13:15 Eröffnung des Workshops

13:15 - 15:00 **Session 1: Synthese und Entwurfsraumexploration** (Chair: C. Haubelt)

- M. Dobler, W. Rosenstiel, M. Bogdan, M. Rafaila, D. Hammerschmidt und G. Pelz: *Rapid Design Space Exploration of a State-of-the-art PSI 5 Controller*
- R. Urban, M. Schölzel und H. T. Vierhaus: *Ein konfigurierbarer Zwischencodesimulator zum compilerzentrierten Mikroprozessorentwurf*
- M. Gag, T. Wegner, P. Gorski, D. Timmermann und A. Tockhorn: *System level modeling of Networks-on-Chip for power estimation and design space exploration*
- B. Andres, T. Schaub, M. Gebser, C. Haubelt, F. Reimann und M. Glaß: *A Combined Mapping and Routing Algorithm for 3D NoCs Based on ASP*

15:00 - 15:30 Kaffeepause

15:30 - 17:15 **Session 2: Formale Verifikation 1** (Chair: K. Schneider)

- B. Schmidt, C. Villarraga, T. Fehmel, J. Bormann, D. Stoffel und W. Kunz: *A Hardware-Dependent Model for SAT-based Verification of Interrupt-Driven Low-level Embedded System Software*
- K. Gitina, S. Reimer, M. Sauer, R. Wimmer, C. Scholl und B. Becker: *Equivalence Checking for Partial Implementations Revisited*
- A. Gießler, P. Molitor und J. Ritter: *Model Checking for PLC based Railway Interlocking Systems*
- B. Bao, J. Bormann, M. Wedler, D. Stoffel und W. Kunz: *Compositional Completeness over reactive Constraints*

18:00 Treffen der Fachgruppen

Mittwoch, 13.03.2013

08:15 - 09:30 **Session 3: Spezifikation und Modellierung** (Chair: J. Ruf)

- M. Soeken, R. Wille, E. Kuksa und R. Drechsler: *Generierung von OCL-Ausdrücken aus natürlichsprachlichen Beschreibungen*
- C. Zebelein, C. Haubelt, J. Falk und J. Teich: *Model-Based Representation of Schedules for Dataflow Graphs*
- S. Graf, M. Glaß und J. Teich: *Investigating the Impact of Energy-Efficient Ethernet on Automotive Applications via High-level Modeling*

09:30 - 10:00 Pause

10:00 - 10:45 **Eingeladener Vortrag**

- A. Werner, Max-Planck-Institut für Plasmaphysik, Greifswald: *Das supraleitende Stellaratorprojekt Wendelstein 7-X*

10:45 - 12:00 **Session 4: Energieabschätzung und Einsparung auf Schaltungsebene** (Chair: D. Timmermann)

- L. Kosmann, A. Reimer, D. Helms und W. Nebel: *Profilbasierte Energieabschätzung integrierter Schaltungen auf algorithmischer Ebene*
- T. Horn, M. Sauppe, E. Markert, U. Heinkel, W. Rossel und H. Sahn: *Einsatz formaler Methoden zur Energieeinsparung*
- K. Hylla, P. A. Hartmann, D. Helms und W. Nebel: *Early Power & Timing Estimation of Custom Hardware Blocks based on Automatically Generated Combinatorial Macros*

12:00 - 13:15 Mittagessen

13:15 - 14:30 **Session 5: Hardware/Software-Systems** (Chair: M. Dietrich)

- P. Ittershagen, P. A. Hartmann, K. Gruettner und W. Nebel: *Ansatz zur Bewertung der HW/SW-Kommunikation in asymmetrischen Multi-Prozessor-Systemen*
- S. Müller, Y. Zhou, A. Braun, J. Gerlach und W. Rosenstiel: *Ein Template-basierter Ansatz zur automatisierten Generierung von SystemC-Modellen aus IP-XACT-Beschreibungen*
- M. Roessler, U. Heinkel und J. Langer: *Synchronisation von Schleifenkörpern zur dynamischen Ablaufplanung über die HW/SW-Grenze eines Configurable System on Chip (CSoC)*

14:30 - 15:00 Pause

15:00 - 15:50 **Session 6(a): Simulationsbasierte Verifikation** (Chair: G. Dittmann)

- P. Heckeler, H. Eichelberger, S. Huster, S. Burg, J. Ruf, T. Kropf, W. Rosenstiel und B. Schlich: *Beschleunigte Robustheitstests für verhaltensbeschreibende Zustandsmaschinen*
- F. Mischkalla und W. Mueller: *Funktionale Verifikation von Low-Power Designs unter Verwendung Virtueller Prototypen*

17:00 - 18:30 **Abendveranstaltung: MSCW**

- Besuch des Maritimen Simulationenzentrums Warnemünde (MSCW)
Das MSCW ist das einzige Simulationszentrum weltweit, in dem der technische und nautische Schiffsbetrieb ... weiter zur Homepage

19:00 - **Abendessen: Teepott-Restaurant**

- Besuch des Restaurants TEEPOTT in Warnemünde direkt an der Seepromenade
Das sehens- und besuchenswerte Bauwerk mit einer Hyperschalenarchitektur ... weiter auf Wikipedia

Donnerstag, 14.03.2013

08:45 - 09:30 **Eingeladener Vortrag**

- R. Gantenbein, Corporate Research, Robert Bosch GmbH: *Embedded Parallelism - The challenge of leveraging parallelism within embedded systems*

09:30 - 10:20 **Session 6(b): Simulationsbasierte Verifikation** (Chair: J. Teich)

- S. Huster, P. Heckeler, J. Ruf, S. Burg, T. Kropf und W. Rosenstiel: *A Software Testing Framework to Integrate Formal Verification Results*
- H. Riener und G. Fey: *Yet a Better Error Explanation Algorithm*

10:20 - 10:45 Kaffeepause

10:45 - 12:30 **Session 7: Formale Verifikation 2** (Chair: C. Schöll)

- K. Scheibler, S. Kupferschmid und B. Becker: *Recent Improvements in the SMT Solver iSAT*
- B. Bräitling, R. Wimmer, B. Becker und E. Abraham: *Stochastic Bounded Model Checking: Bounded Rewards and Compositionality*
- O. Marx, M. Wedler, A. Dreyer, D. Stoffel und W. Kunz: *Proof Logging for Computer Algebra based SMT Solving*
- M. Gesell und K. Schneider: *An Interactive Verification Tool for Synchronous/Reactive Systems*

12:30 - 13:30 Mittagessen / Ende des Workshops

Programmkomitee

- Bernd Becker, *Universität Freiburg*
- Jens Brandt, *Techn. Universität Kaiserslautern*
- Oliver Bringmann, *Universität Tübingen*
- Manfred Dietrich, *Fraunhofer IIS / EAS Dresden*
- Rolf Drechsler, *Universität Bremen*
- Hans Evekling, *Techn. Universität Darmstadt*
- Martin Freiboth, *Intel Mobile Communications GmbH*
- Carsten Gremzow, *Bergische Universität Wuppertal*
- Christoph Grimm, *Techn. Universität Wien*
- Christian Haubelt, *Universität Rostock*
- Lars Hedrich, *Universität Frankfurt/M.*
- Ulrich Heinkel, *Techn. Universität Chemnitz*
- Jörg Henkel, *Universität Karlsruhe*
- Sorin A. Huss, *Techn. Universität Darmstadt*
- Christoph Jaschke, *IBM Böblingen*
- Uwe Knöchel, *Fraunhofer IIS / EAS Dresden*
- Thomas Kropf, *Bosch, Leonberg*
- Wolfgang Kunz, *Techn. Universität Kaiserslautern*
- Gunther Lehmann, *Infineon, München*
- Paul Molitor, *Universität Halle*
- Wolfgang Müller, *Universität Paderborn*
- Klaus D. Müller-Glaser, *Universität Karlsruhe*
- Peter Oehler, *Continental A. S., Frankfurt / M.*
- Frank Oppenheimer, *OFFIS, Oldenburg*
- Jürgen Ruf, *IBM, Böblingen*
- Klaus Schneider, *Techn. Universität Kaiserslautern*
- Christoph Scholl, *Universität Freiburg*
- Jens Schönherr, *HTW Dresden*
- Martin Speitel, *Fraunhofer IIS, Erlangen*
- Dominik Stoffel, *Techn. Universität Kaiserslautern*
- Jürgen Teich, *Universität Erlangen*
- Klaus Waldschmidt, *Universität Frankfurt / M.*
- Reimund Wittmann, *IP GEN, Bochum*

Workshop-Historie

- 2012: **15. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Kaiserslautern, 05.-07. März
- 2011: **14. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Oldenburg, 21.-23. Februar
- 2010: **13. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Dresden, 22.-24. Februar
- 2009: **12. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Berlin, 02.-04. März
- 2008: **11. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Freiburg, 03.-05. März
- 2007: **10. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Erlangen, 05.-07. März
- 2006: **9. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Dresden-Strehlen, 20.-22. Februar
- 2005: **8. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, München, 5.-7. April
- 2004: **7. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Kaiserslautern, 24.-25. Februar
- 2003: **6. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Bremen, 24.-25. Februar
- 2002: **5. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Tübingen, 25.-27. Februar
- 2001: **4. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Meißen, 19.-21. Februar
- 2000: **3. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Frankfurt am Main, 28. Februar - 01. März
- 1999: **2. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Braunschweig, 22.-24. Februar
- 1998: **1. Workshop Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen**, Paderborn, 09.-11. März

Suchbegriff...



Mitarbeitersuche...



Kontakt

Fakultät für Informatik und Elektrotechnik
Institut für Angewandte Mikroelektronik und Datentechnik
Haus 1, Raum 1207 (Sekretariat)
Richard Wagner Str. 31
18 119 Rostock-Warnemünde
Telefon: +49 381 498 72 51
Fax: +49 381 498-118 72 51

Schnelleinstieg

[Publikationen](#)
[Anfahrt](#)
[Kontakt](#)
[Laborpraktikum](#)
[Lehrangebot](#)
[Highlights](#)
[Projekte](#)