

- Institut
- Forschung
- Lehre
- Mitarbeiter
- Archiv
- Presse und Jobs
- Intranet
- Sitemap

- Fakultät IEF
- Institute der Elektrotechnik
- Projekte

Startseite » Mitarbeiter » Archiv » Andreas Wassatsch

## Andreas Wassatsch

Dr.-Ing. Andreas Wassatsch



### Forschungsgebiete - Dissertation

Integration dynamischer Schaltungstechnik in einen Standard-CMOS-Design-Flow mit Anwendung in der digitalen Signalverarbeitung

### Publikationen

Anzahl Veröffentlichungen: 26

- Sill, F.; Grassert, F.; Wassatsch, A.; Timmermann, D.  
[A Design Flow for Asynchronous Dynamic Logic and Standard Synthesis Tools \( Folien \)](#)  
SNUG 2003 (nominated to receive the Technical Committee award for SNUG, Featured Article on Solvet), Boston, MA, USA, September 2003
- Sill, F.; Grassert, F.; Wassatsch, A.; Timmermann, D.  
[Design flow zur Entwicklung Geschwindigkeits- und Leistungsoptimierter Schaltungen \( Folien \)](#)  
4. IuK-Tage Mecklenburg-Vorpommern, Rostock, Deutschland, Juni 2003
- Haase, M.; Wassatsch, A.; Timmermann, D.  
[Optimierung der Verbindungsstrukturen in Digitalen Neuronalen Netzwerken \( Folien \)](#)  
Workshop on Biologically Inspired Methods on Modelling and Design of Circuits and Systems, Ilmenau, Deutschland, Oktober 2001
- Grassert, F.; Wassatsch, A.; Timmermann, D.  
[Synthese- und Einsatzmöglichkeiten asynchroner, dynamischer Logiken zur Verlustleistungsreduzierung](#)  
14. Mikroelektroniktagung 2001, ÖVE-Schriftenreihe Nr. 26, S. 231-236, ISBN: 3-85133-022-6, Wien, Österreich, Oktober 2001
- Wassatsch, A.; Timmermann, D.  
[Skalierbare Architektur eines einstellbaren Frequenz-Teilers für 1GHz in 0,6µm/5V-AMS-Technologie \( Folien \)](#)  
10. Symposium Maritime Elektronik, S. 205-208, Rostock, Deutschland, Juni 2001
- Wassatsch, A.; Timmermann, D.  
[DYNAMIC-Java basierter Design-Flow für die Synthese dynamischer Logik \( Folien \)](#)  
10. Symposium Maritime Elektronik, S. 181-184, Rostock, Deutschland, Juni 2001
- Wassatsch, A.; Haase, M.; Timmermann, D.  
[Einsatz serieller Algorithmen für die Realisierung digitaler neuronaler Netze \( Folien \)](#)  
3. IuK-Tage Mecklenburg-Vorpommern, Rostock, Deutschland, Juni 2001
- Schacht, J.; Niedermey, H.; Wiencke, C.; Hildebrandt, J.; Wassatsch, A.  
[The Trigger-Time-Event System for the W7-X Experiment](#)  
12th. IEEE International Congress On Real Time For Nuclear And Plasma Sciences (IEEE-NPSS RT2001), S. 240-244, ISBN: 84-699-5463-6, Valencia, Spain, Juni 2001
- Haase, M.; Wassatsch, A.; Timmermann, D.  
[Implementation Neuronaler Netze mittels Digit Online Algorithmen \( Folien \)](#)  
10. Symposium Maritime Elektronik, S. 193-197, Rostock, Deutschland, Juni 2001
- Wassatsch, A.; Timmermann, D.  
[Scalable Counter Architecture for a Pre-loadable 1GHz@0.6µm/5V Pre-scaler in TSPC \( Folien \)](#)  
IEEE International Symposium on Circuits and Systems (ISCAS'2001), S. IV 92-95, ISBN: 0-7803-6687-5, Sydney, Australien, Mai 2001
- Wassatsch, A.; Grassert, F.; Grothmann, M.; Timmermann, D.  
[Analyse von Synthese-Algorithmen für Pipeline-Strukturen \( Folien \)](#)  
Fachtagung Informationstechnik, Universität Magdeburg, S. 17-22, ISBN: 3-930385-29-5, Magdeburg, Deutschland, Mai 2001
- Flügel, S.; Grassert, F.; Grothmann, M.; Haase, M.; Nimsch, P.; Ploog, H.; Timmermann, D.; Wassatsch, A.  
[A Design Flow for 1.28 GB/s Triple DES using dynamic logic and standard synthesis tools \( Folien \)](#)  
Synopsys User Group (SNUG) Europe, S. E3.2.1-8, München, Deutschland, März 2001
- Wassatsch, A.; Timmermann, D.  
[DYNAMIC - A Java Based Toolset For Integrating Dynamic Logic Circuits Into A Standard VLSI Design Flow \( Folien \)](#)  
International Cadence User Group Conference (ICU2000), S. SIG IC - ic6, San Jose, USA, September 2000
- Wassatsch, A.; Haase, M.; Timmermann, D.  
[DOLFIN - Digit Online For Integrating Neural Networks](#)  
The IEEE International Symposium on Circuits and Systems (ISCAS'2000), S. III 602-605, ISBN: 0-7803-5485-0, Genf, Schweiz, Mai 2000
- Wassatsch, A.; Timmermann, D.  
[Untersuchung zum Einfluß der speziellen Anforderungen dynamischer Schaltungstechnik auf den Systementwurf \( Folien \)](#)  
ITG/GU/GMM Workshop: Methoden und Beschreibungssprachen zur Modellierung und Verifikation von Schaltungen und Systemen, VDE-Verlag, S. 278-287, Frankfurt/Main, Deutschland, Februar 2000
- Wassatsch, A.; Haase, M.; Timmermann, D.  
[The DOLFIN Project: An application report on a consistent design and verification flow for a large digital neural network. \( Folien \)](#)  
SNUGE 2000, S. A2.2.1-9, Paris, France, März 2000
- Wassatsch, A.; Timmermann, D.  
[Der Weg zum Mars. Ein Anwendungsbericht über das HW/SW-Codesign für ein Medizinprodukt. \( Folien \)](#)  
Embedded Intelligence 2000, S. 749-754, Nürnberg, Deutschland, Februar 2000
- Timmermann, D.; Grassert, F.; Wassatsch, A.  
[Schaltungstechnik und Architekturen für mobile digitale Signalverarbeitung mit drahtloser Kommunikation bei niedrigster Leistungsaufnahme](#)  
Kolloquium des DFG-SPP 'Grundlagen und Verfahren verlustarmer Informationsverarbeitung', Hamburg, Deutschland, November 1999
- Wassatsch, A.; Reinhardt, N.; Ploog, H.; Timmermann, D.; Porst, S.; Gagelmann, J.  
[Bringing the Idea of MARS to Life. An application report on HW/SW-codesign for a medical product SNUG'99, San Jose, USA, März 1999](#)
- Wassatsch, A.; Dolling, S.; Timmermann, D.  
[Area Minimization of Redundant CORDIC-Pipeline Architectures \( Folien \)](#)  
ICCD'98 IEEE International Conference on Computer Design: VLSI in Computers & Processors, S. 136-141, Austin, USA, Oktober 1998
- Wassatsch, A.; Ploog, H.  
[Anwendungsspezifisch optimierte Schaltungsimplementierung für XLINX-FPGA](#)  
9. Symposium Maritime Elektronik, Rostock, Deutschland, April 1998
- Ploog, H.; Wassatsch, A.; Dolling, S.; Timmermann, D.  
[RUN4 - Ein 4-bit Mikroprozessormodul für sensornahe Datenverarbeitung in der Mikrosystemtechnik und Datenverarbeitung](#)  
9. Symposium Maritime Elektronik, Rostock, Deutschland, April 1998
- Dolling, S.; Wassatsch, A.; Ploog, H.; Timmermann, D.  
[Algorithmen und Architekturen für MSB-First-Signalverarbeitungssysteme](#)  
9. Symposium Maritime Elektronik, Rostock, Deutschland, April 1998
- Ploog, H.; Wassatsch, A.; Dolling, S.; Timmermann, D.  
[RUN4 - Flächenminimierter 4b-µP-Core als VHDL Modul für die Mikrosystemtechnik und Sensorelektronik](#)  
Fachtagung Informations- und Mikrosystemtechnik, Universität Magdeburg, Magdeburg, Deutschland, März 1998
- Dolling, S.; Wassatsch, A.  
[Flächenreduzierte CORDIC-Architekturen](#)  
8. ITG Fachtagung Mikroelektronik für die Informationstechnik, Hannover, Deutschland, März 1998
- Dolling, S.; Timmermann, D.; Wassatsch, A.  
[Digit-Online-Architekturen und VHDL-Cores für die Umsetzung von schnellen seriellen MSD-First-Signalverarbeitungsalgorithmen](#)  
14. ITG/GI-Fachtagung Architektur von Rechensystemen, ARCS97, Rostock, Deutschland, September 1997

Suchbegriff...

Mitarbeitersuche...

**Kontakt**  
Besucher:  
Fakultät für Informatik und Elektrotechnik  
Institut für Angewandte Mikroelektronik und Datentechnik  
Haus 1, Raum 1207 (Sekretariat)  
Richard Wagner Str. 31  
18 119 Rostock-Warenmünde  
Tel.: +49 381 498 7251  
Fax: +49 381 498 118 7251  
**Email**  
Postanschrift:  
Universität Rostock  
Institut für Angewandte Mikroelektronik und Datentechnik  
18051 Rostock

- Schnelleinstieg**
- [Publikationen](#)
  - [Anfahrt](#)
  - [Kontakt](#)
  - [Laborpraktikum](#)
  - [Lehrangebot](#)
  - [Highlights](#)
  - [Presse](#)